PATENT ABSTRACTS OF JAPAN

(11)Publication number:

2001-230344

(43)Date of publication of application: 24.08.2001

(51)Int.CI.

H01L 23/12 H01L 21/60

(21)Application number: 2000-371784

(71)Applicant : TOSHIBA CORP

(22)Date of filing:

06.12.2000

(72)Inventor: USHIJIMA TOSHIHIRO

OZAWA ISAO

SUMIYOSHI TAKAMASA

(30)Priority

Priority number: 11351902

Priority date: 10.12.1999

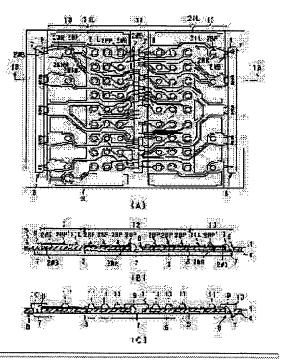
Priority country: JP

(54) SEMICONDUCTOR DEVICE

(57) Abstract:

PROBLEM TO BE SOLVED: To provide a semiconductor device having a stable adhesion by reducing the adhesion difference between an insulative base and a chip.

SOLUTION: The semiconductor device comprises a semiconductor chip 6 with pads 7, a polyimide tape 1 adhered onto the semiconductor ship 7, Cu patterns 2 formed on the polyimide tape 1, each comprising bonding parts 2WB connected to the chip 7, pads 2BP connected to solder bumps 11, and wiring pars 2WR for connecting the bonding parts 2WB and the pads 2BP, and electrically floating islands 2IL formed on the polyimide tape 1.



LEGAL STATUS

[Date of request for examination]

09.06.2004

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]
[Date of requesting appeal against examiner's decision of rejection]
[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出顧公開番号 特開2001-230344

(P2001-230344A)

(43)公開日 平成13年8月24日(2001.8.24)

(51) Int.Cl.7		酸別配号	FΙ		ż	7] (参考)
H01L	23/12	5 0 1	H01L	23/12	501F	5 F 0 4 4
	21/60	3 1 1		21/60	311R	
					3 1 1 W	

審査請求 未請求 請求項の数20 OL (全 13 頁)

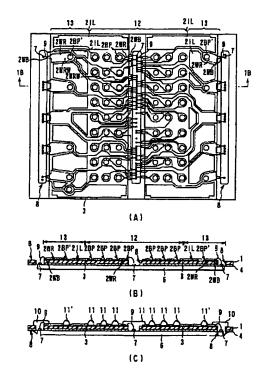
· · · · · · · · · · · · · · · · · · ·			
(21)出顧番号	特顧2000-371784(P2000-371784)	(71)出顧人	000003078
			株式会社東芝
(22) 出顧日	平成12年12月6日(2000.12.6)		神奈川県川崎市幸区堀川町72番地
		(72)発明者	牛島 利弘
(31)優先権主張番号	特顧平11-351902		神奈川県川崎市幸区小向東芝町1番地 株
(32)優先日	平成11年12月10日(1999.12.10)		式会社東芝マイクロエレシトロニクスセン
(33)優先権主張国	日本 (JP)		ター内
		(72)発明者	小澤 勲
			神奈川県川崎市幸区小向東芝町1番地 株
			式会社東芝マイクロエレクトロニクスセン
			ター内
		(74)代理人	100058479
			弁理士 鈴江 武彦 (外6名)
			最終頁に続く
		1	

(54) 【発明の名称】 半導体装置

(57)【要約】

【課題】 絶縁性基材とチップとの密着力の差を小さくし、安定した密着性を有する半導体装置を提供すること。

【解決手段】 パッド7を有する半導体チップ6と、この半導体チップ7上に接着されたポリイミドテープ1と、このポリイミドテープ1上に形成された、半導体チップ6のパッド7に接続されるボンディング部2WB、ハンダバンプ11に接続されるパッド部2BP、およびボンディング部2WBとパッド部2BPとを接続する配線部2WRをそれぞれ含むCェパターン2と、ポリイミドテープ1上に形成された電気的に浮遊な島状部2ILとを具備することを特徴としている。



【特許請求の範囲】

【請求項1】 バッドを有する半導体チップと、前記半導体チップ上に接着された絶縁性基材と、

前記絶縁性基材上に形成された、前記半導体チップのパッドに接続されるボンディング部、外部電極に接続されるパッド部、および前記ボンディング部と前記パッド部とを接続する配線部をそれぞれ含む導電性パターンと、前記絶縁性基材上に形成された、電気的に浮遊な島状部とを具備することを特徴とする半導体装置。

【請求項2】 前記電気的に浮遊な島状部は、平状、縞状、千鳥状、格子状の少なくともいずれか一つのパターンを含むことを特徴とする請求項1に記載の半導体装置。

【請求項3】 前記電気的に浮遊な島状部は、少なくとも前記絶縁性基材の、前記パッド部がマトリクス状に配置されたパッドエリア内に配置されていることを特徴とする請求項1に記載の半導体装置。

【請求項4】 前記電気的に浮遊な島状部は、少なくとも前記絶縁性基材の、前記パッド部がマトリクス状に配置されたパッドエリア外に配置されていることを特徴とする請求項1に記載の半導体装置。

【請求項5】 前記導電性パターンは、前記パッドエリア外に配置されたオプションパッド部を含むことを特徴とする請求項4に記載の半導体装置。

【請求項6】 前記電気的に浮遊な島状パターンは、前記導電性パターンを構成する導電性材料と同じ材料で構成されていることを特徴とする請求項1 に記載の半導体装置。

【請求項7】 前記導電性材料は、少なくとも170H Vのビッカース硬さを持つことを特徴とする請求項6に 記載の半導体装置。

【請求項8】 前記絶縁性基材は、TABテープであることを特徴とする請求項1に記載の半導体装置。

【請求項9】 パッドを有する半導体チップと、

前記半導体チップ上に接着された絶縁性基材と、

前記絶縁性基材上に形成された、前記半導体チップのパッドに接続されるボンディング部、外部電極に接続されるパッド部、および前記ボンディング部と前記パッド部とを接続するとともに、幅が異なった拡張部を持つ配線部をそれぞれ有する導電性パターンとを具備することを特徴とする半導体装置。

【請求項10】 前記拡張部の形状は、フィン状であることを特徴とする請求項9に記載の半導体装置。

【請求項11】 前記フィン状の拡張部は、前記導電性 パターンとは異なった別の導電性パターン間に延びることを特徴とする請求項10に記載の半導体装置。

【請求項12】 前記拡張部は、少なくとも前記絶縁性 基材の、前記パッド部がマトリクス状に配置されたパッ ドエリア内に配置されていることを特徴とする請求項9 に記載の半導体装置。 【請求項13】 前記拡張部は、少なくとも前記絶縁性 基材の、前記パッド部がマトリクス状に配置されたパッ ドエリア外に配置されていることを特徴とする請求項9 に記載の半導体装置。

【請求項14】 前記導電性パターンは、前記パッドエリア外に配置されたオプションパッド部を含むことを特徴とする請求項13に記載の半導体装置。

【請求項15】 前記導電性パターンは、前記導電性パターンを構成する導電性材料は、少なくとも170HVの硬度を持つことを特徴とする請求項14に記載の半導体装置。

【請求項16】 前記絶縁性基材は、TABテープであることを特徴とする請求項9に記載の半導体装置。

【請求項17】 パッドを有する半導体チップと、 前記半導体チップ上に接着された絶縁性基材と、

前記絶縁性基材上に形成された、前記半導体チップのパッドに接続されるボンディング部、外部電極に接続されるパッド部、および前記ボンディング部と前記パッド部とを接続する配線部をそれぞれ有する導電性パターンと

前記絶縁性基材上に形成された、前記導電性パターン を、少なくとも前記ボンディング部および前記パッド部 を除いて被覆する被覆層とを具備し、

前記被覆層のエッジと前記ボンディング部との交差角度 は90度以上であることを特徴とする半導体装置。

【請求項18】 前記ボンディング部の形状は、先端に向かって細るテーパ状であることを特徴とする請求項17に記載の半導体装置。

【請求項19】 前記被覆層は、レジストであることを 特徴とする請求項17に記載の半導体装置。

【請求項20】 前記被覆層は、印刷により形成される ことを特徴する請求項17に記載の半導体装置。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】この発明は半導体装置に係わり、特にTAB方式のボールグリッドアレイ型半導体装置に関する。

[0002]

【従来の技術】図19Aは従来のTABテープの平面図、図19Bは図19A中の19B-19B線に沿う断面図、図19Cは図19A中の19C-19C線に沿う断面図である。

【0003】図19A~図19Cに示すように、ポリイミドテープ(絶縁性基材)1の表面上には、銅(Cu)からなるCuパターン2が形成されている。Cuパターン2は、例えばCu箔をポリイミドテープ1に例えば接着剤で貼り付け、例えばCuパターン2に対応したパターンを持つレジスト層をマスクに用いて、Cu箔をエッチングすることにより形成される。ポリイミドテープ1の表面上にはソルダーレジスト層3が形成されており、

このソルダーレジスト層3は、Cuパターン2を、少なくともワイヤボンディング部2WB、およびボールパッド部2BPを除いて被覆する。

【0004】ポリイミドテープ1の裏面上には接着剤層 4が形成されている。接着剤層4上には保護テープ5が 貼られている。

【0005】半導体チップ6は、上記TABテープ上に 搭載されるとともに、接着剤層4を介してTABテープ に接着される。

【0006】この接着は、図20Aに示すように、まず、搭載装置のウェハ・チップトレイから、半導体チップ6をピックアップし、チップ6を、圧着装置の下側金型22上に載せる。

【0007】次に、図20Bに示すように、保護テープ5を剥がしたTABテープとチップ6との位置補正を行った後、上側金型23を降下させて、TABテープをチップ6に熱圧着する。これによりチップ6は、TABテープに接着される。

[0008]

【発明が解決しようとする課題】しかし、従来のTABテープでは、図19B、図19C、あるいは図20Bに示すように、Cuパターン2が形成されている面に、Cuパターン2の有無により凹凸ができる。凹部20はCuパターン2が無い部分で、凸部21はCuパターン2が有る部分である。

【0009】このため、TABテープにチップ6を熱圧着するとき、図20Cに示すように、圧力が凸部21に集中してしまい、凹部22には圧力が掛かり難くなる。この圧力分布の差は、TABテープとチップ6との密着力の差を生み、後々剥離の原因となる。

【0010】また、従来のTABテープでは、図21 A、<math>図21Bに示すように、ソルダーレジスト層3と、ワイヤボンディング部2WBとの交差角度 θ が90度未満の部分が出る。

【0011】このため、ソルダーレジストをTABテープ上に印刷する際、特にワイヤボンディング部2WB近傍のCuパターン2において、ペースト状のソルダーレジストの流れにムラを生じ、ソルダーレジスト層3内に気泡24を巻き込み易くなる。

【0012】ソルダーレジスト層3内や、ソルダーレジスト層3とポリイミドテープ1との間に気泡が発生すると、外部から気泡に水分が侵入し、時間の経過とともにCuパターン2を腐食させていく。

【0013】この発明は上記の事情に鑑み為されたもので、その第1の目的は、絶縁性基材とチップとの密着力の差を小さくし、安定した密着性を有する半導体装置を提供することにある。

【0014】また、その第2の目的は、気泡の発生を抑制し、導電性パターンの腐食に対して、高い信頼性を有する半導体装置を提供することにある。

[0015]

【課題を解決するための手段】上記第1の目的を達成するために、この発明の第1の態様に係る半導体装置では、パッドを有する半導体チップと、この半導体チップ上に接着された絶縁性基材と、この絶縁性基材上に形成された、前記半導体チップのパッドに接続されるボンディング部、外部電極に接続されるパッド部、および前記ボンディング部と前記パッド部とを接続する配線部をそれぞれ含む導電性パターンと、前記絶縁性基材上に形成された電気的に浮遊な島状部とを具備することを特徴としている。

【0016】上記構成を有する半導体装置によれば、導電性パターンに加えて、電気的に浮遊な島状部をさらに設けることで、導電性パターンの有無により生ずる凹凸を緩和できる。このため、圧力分布の差が従来に比べて緩和され、テープとチップとの密着力の差が小さくなる。よって、安定した密着性を有する半導体装置を得ることができる。

【0017】また、上記第1の目的を達成するために、この発明の第2の態様に係る半導体装置では、パッドを有する半導体チップと、この半導体チップ上に接着された絶縁性基材と、この絶縁性基材上に形成された、前記半導体チップのパッドに接続されるボンディング部、外部電極に接続されるパッド部、および前記ボンディング部と前記パッド部とを接続するとともに、幅が異なった拡張部を持つ配線部をそれぞれ有する導電性パターンとを具備することを特徴としている。

【0018】上記構成を有する半導体装置によれば、導電性パターンの配線部に、幅が異なった拡張部を設けることで、導電性パターン2の有無により生ずる凹凸を緩和できる。このため、第1の態様と同様に、圧力分布の差が従来に比べて緩和され、テープとチップとの密着力の差が小さくなる。よって、安定した密着性を有する半導体装置を得ることができる。

【0019】上記第2の目的を達成するために、この発明の第3の態様に係る半導体装置では、パッドを有する半導体チップと、この半導体チップ上に接着された絶縁性基材と、この絶縁性基材上に形成された、前記半導体チップのパッドに接続されるボンディング部、外部電極に接続されるパッド部、および前記ボンディング部と前記パッド部とを接続する配線部をそれぞれ有する導電性パターンと、前記絶縁性基材上に形成された、前記導電性パターンを、少なくとも前記ボンディング部および前記パッド部を除いて被覆する被覆層とを具備する。そして、前記被覆層のエッジと前記ボンディング部との交差角度を90度以上としたことを特徴としている。

【0020】上記構成を有する半導体装置によれば、被 覆層のエッジとボンディング部との交差角度を90度以 上とすることで、被覆層を形成する際、特にボンディン グ部近傍の導電性パターン上において、被覆層が気泡を 巻き込み難くなる。このため、気泡の発生が抑制され、 導電性パターンの腐食に対して、高い信頼性を有する半 導体装置を得ることができる。

[0021]

【発明の実施の形態】以下、この発明の実施形態を、図面を参照して説明する。この説明に際し、全図にわたり、共通する部分には共通する参照符号を付す。

【0022】(第1実施形態)図1Aはこの発明の第1 実施形態に係る半導体装置の平面図、図1Bは図1A中 の1B-1B線に沿う断面図である。

【0023】図1A、図1Bに示すように、ポリイミドテープ(絶縁性基材)1の表面上には、導電性パターン、例えは銅(Cu)からなるCuパターン(導電性パターン)2が形成されている。Cuパターン2は、ワイヤボンディング部2WB、ボールパッド部2BPは、ポリイミドテープ1のほぼ中央に設定されたパッドエリア12に、マトリクス状に配置される。配線部2WRは、ワイヤボンディング部2WBとボールパッド部2BPとを接続する。

【0024】ポリイミドテープ1の主要面上には、ソルダーレジスト層(被覆層)3が形成されている。ソルダーレジスト層3は、Cuパターン2を、少なくともワイヤボンディング部2WB、およびボールパッド部2BPを除いて被覆する。ポリイミドテープ1は、半導体チップ6のパッド7が露呈する開孔部8を有する。ワイヤボンディング部2WBは、開孔部8に露呈したパッド7と、例えば金(Au)からなるボンディングワイヤ9を介して接続される。

【0025】ポリイミドテープ1の裏面上には、接着剤層4が形成されており、この接着剤層4を介して、ポリイミドテープ1は、半導体チップ6に接着されている。接着剤の一例は、アクリルーエポキシ系接着剤である。この他、シリコーン (silicone) 系接着剤等も使用できる。

【0026】図1Cは、半導体装置完成後を示す断面図である。

【0027】開孔部8には、ボンディングワイヤ9や、パッド7を外界から封止するための封止樹脂10が形成されている。また、ボールパッド部2BP上には、例えばハンダからなるハンダバンプ(ハンダボールとも言う)11が形成されている。ハンダバンプ11は、半導体チップ6の外部電極となる。この状態での、ボリイミドテープ1の厚さの一例は0.075mm±0.008mm、接着剤層4の厚さの一例は0.05mm±0.01mm、チップ6の厚さの一例は0.38mm±0.02mmである。

【0028】また、パッドエリア12の外側の周辺エリア13に形成されたハンダバンプ11'は、オプションボールと呼ばれるもので、TAB方式のボールグリッドアレイ型半導体装置の機械的強度を高める役目を持つ。

【0029】ハンダバンプ(オプションボール)11'は、オプションパッド部2BP'上に形成され、オプションパッド部2BP'は、周辺エリア13に配置される。

【0030】図2A、図2B、図2Cおよび図2Dはそれぞれ、この発明に係る半導体装置の製造方法を示す断面図である。

【0031】まず、図2Aに示すように、Cuパターン2が形成されたポリイミドテープ1を準備する。

【0032】次に、図2Bに示すように、ソルダーレジスト層形成パターンに対応した窓50を持つスクリーン51を、Cuパターン2上に近づける。次に、スキージ52を図中矢印に示す方向に移動させ、ペースト状のソルダーレジスト53を、スクリーン51を介してテープ1上に印刷し、ソルダーレジスト層3を形成する。これにより、TABテープが完成する。

【0033】次に、図2Cに示すように、半導体チップ6を、下側金型22上に載せる。次に、保護テープ5を剥がしたTABテープとチップ6との位置補正を行った後、上側金型23を降下させて、TABテープをチップ6に熱圧着する。これによりチップ6は、TABテープに接着される。

【0034】次に、図2Dに示すように、Cuパターン2のワイヤボンディング部2WBを、チップ6のパッド7に、ボンディングワイヤ9により接続する。次に、樹脂10により、ボンディングワイヤ9やパッド7を封止し、ボールパッド部2BP上に、ハンダバンプ11を形成することにより、この発明に係る半導体装置が製造される。

【0035】上記第1実施形態に係る半導体装置は、大きく3つの要素を含んでいる。

【0036】以下、順に説明する。

【0037】(第1の要素)図3Aはこの発明に係る半導体装置が備えるTABテープの第1基本パターンを示す平面図、図3Bは図3A中の3B-3B線に沿う断面図、図3Cは図3A中の3C-3C線に沿う断面図である。

【0038】第1実施形態のCuパターン2は、図3A~図3Cに示すように、ワイヤボンディング部2WB、ボールパッド部2BPおよび配線部2WR等に加えて、電気的に浮遊な島状部2ILを有する。島状部2ILは、例えば配線部2WR間、あるいはボールパッド部2BP間に配置される。

【0039】Cuパターン2が、電気的に浮遊な島状部2ILを有することで、凸部21の面積が増え、Cuパターン2の有無により生ずる凹凸を緩和できる。この結果、図4A~図4Cに示す熱圧着工程時、チップ6にかかる圧力分布の差が、例えば図20C示した従来に比べて緩和できる。この結果、TABテープとチップ6との密着力の差が小さくなり、安定した密着性を有する半導

体装置を得ることができる。

【0040】島状部2ILを配置する領域としては、少なくともパッドエリア12の外側の周辺エリア13、即ちチップ6の周辺部に沿って配置されることが好ましい。

【0041】このように島状部2ILを、周辺エリア13に配置することで、チップ6の周辺部において、TABテープとの密着性が高まり、剥離に対してより強固な耐性を得ることができる。

【0042】図5A、図5B、図5C、図5Dはそれぞれ、島状部の基本的なパターンを示す平面図である。

【0043】ところで、Cuパターン2が島状部2IL を有すると、配線部2WRの寄生容量が増え、配線部2 WRの電気的特性、特にRCL特性に影響がでることが 懸念される。

【0044】この影響は、島状部2ILのデザインを、図5A示す平状パターンに代えて、図5Bに示す稿状パターン、図5Cに示す千鳥状パターン、図5Dに示す格子状パターン等に変更することで、最小限に抑制することができる。例えば図5B~8Cに示すパターンは、間隙を持つ。この間隙の分、例えば配線部2WRの寄生容量を減ずることができ、配線部2WRの電気的特性、特にRCL特性への影響を最小限に抑制できる。また、島状部2ILのデザインを変えることで、配線部2WRの電気的特性を調節することも可能である。

【0045】(第2の要素)図6Aはこの発明に係る半導体装置が備えるTABテープの第2基本パターンを示す平面図、図6Bは図6A中の6B-6B線に沿う断面図、図6Cは図6A中の6C-6C線に沿う断面図である。

【0046】第1実施形態のCuパターン2は、図6A 〜図6Cに示すように、少なくともその配線部2WRの 一部に、幅が広くされた拡張部2WRWを持つ。拡張部 2WRWは、配線部2WR間やボールパッド部2BP間 の間隙Dを小さくする。

【0047】Cuパターン2が、拡張部2WRWを有することで、島状部2ILを有する場合と同様、凸部21の面積を増やすことができ、Cuパターン2の有無により生ずる凹凸を緩和できる。この結果、図7A~図7Cに示す熱圧着工程時、チップ6にかかる圧力分布の差が、例えば図20C示した従来に比べて緩和できる。この結果、TABテープとチップ6との密着力の差が小さくなり、安定した密着性を有する半導体装置を得ることができる。

【0048】拡張部2WRWを設ける部分としては、島 状部2ILと同様に、少なくともパッドエリア12の外 側の周辺エリア13、即ちチップ6の周辺部に沿って配 置されることが好ましい。

【0049】さらに拡張部2WRWは、例えば配線部2WRの幅を拡張することで得られるため、島状部2IL

を設け難い部分、例えば配線密度が密な部分にも容易に設けられる、という利点がある。

【0050】ただし、島状部2ILには、拡張部2WRWを設け難い部分、例えば配線密度が疎な部分に設け易い、という利点がある。配線密度が疎な部分に、拡張部2WRWを設ける場合には、大きな拡張部2WRWを必要とし、配線部2WRの容量が大きく増大してしまうからである。

【0051】これら島状部2IL、拡張部2WRWはそれぞれ、半導体装置の電気的特性を考慮しつつ、適切に配置されれば良い。適切な配置の一例は、図1Aに示したように、島状部2ILは、配線密度が比較的疎な周辺エリア13に設け、拡張部2WRWは、配線密度が比較的密なパッドエリア12に設けられることである。

【0052】図8A、図8B、図8C、図8Dはそれぞれ、拡張部の基本的なパターンを示す平面図。

【0053】拡張部2WRWの基本パターンの形状は、 図8Aに示すように、配線部2WRの片側、もしくは両 側に突き出た、もしくは膨んだフィン状である。フィン 状の拡張部2WRWは、図8Aに示すように、配線部2 WRの途中に、これに隣接する配線部2WR間の間隙D を小さくするように設けられる。あるいは図8Bに示す ように、別のCuパターン2間に延び、これら別のCu パターン2のボールパッド部2BP間の間隙を小さくす るように、あるいは図8Cに示すように、別のCuパタ ーン2の配線部2WR間の間隙を小さくするように設け られる。また、フィン状の拡張部2WRWは、図8Dに 示すように、配線部2WRの末端に設けられても良い。 【0054】これらのような拡張部2WRWや、島状部 2 I Lを含むCuパターン2の硬度としては、ビッカー ス硬さで170HV以上が好ましい。Cuパターン2の 潰れを抑制する観点からである。

【0055】また、この発明に係る拡張部2WRWや、島状部2ILを含むCuパターン2を持つ場合の配線密度の一例は、Cuパターン面積/テープ面積=68.5%である。従来の配線密度は、Cuパターン面積/テープ面積=45.7%である。この観点から、配線密度(Cuパターン面積/テープ面積)=45.7%を超えれば、従来の装置に比べれば、密着性が高まる。

【0056】(第3の要素)図9Aはこの発明に係る半導体装置が備えるTABデープの第3基本パターンを示す平面図、図9Bは図9A中の9B-9B線に沿う断面図である。

【0057】第1実施形態のCuパターン2は、図9 A、図9Bに示すように、ワイヤボンディング部2WB と、ソルダーレジスト層3のエッジとの交差角度のが90度以上を保つことで、図21Aに示した交差角度が90度未満の部分が出る従来に比べて、ワイヤボンディング部2WB近傍のCuパターン2において、印刷時、気泡が巻き込まれ難く

なる。気泡が巻き込まれ難くなる結果、ソルダーレジスト層3内や、ソルダーレジスト層3とポリイミドテープ1との間に気泡が発生し難くなり、時間の経過とともにCuパターン2が腐食される事情を抑制できる。よって、導電性パターンの腐食に対して、高い信頼性を有する半導体装置を得ることができる。

【0058】図10Aおよび図10Bはそれぞれ、上記 Cuパターン2を持つテープ1への、ソルダーレジスト 印刷工程例を示す平面図である。

【0059】図10Aに示すように、ソルダーレジスト 層形成パターンに対応した窓50を持つスクリーン51 を、Cuパターン2上に近づける。

【0060】次に、図10Bに示すように、スキージ52を、図中矢印に示す方向の方向に沿って動かす。具体的には、スキージ52を、ワイヤボンディング部2WBから配線部2WRに向かって動かすことにより、ペースト状のソルダーレジスト53がスクリーン51の窓50を介してテープ1上に印刷される。これにより、気泡が発生し難いソルダーレジスト層3が形成される。

【0061】図11A、および図11Bはそれぞれ、ボンディング部の基本的なパターンを示す平面図である。

【0062】図11Aに示すCuパターン2は、交差角度 θ が90度に保たれている場合であり、図11Bに示すCuパターン2は、交差角度 θ が90度を超えて保たれている場合である。交差角度 θ が90度を超えて保つ場合には、ワイヤボンディング部2WBの形状を、先端に向かって細るテーパ状とすれば良い。

【0063】次に、この発明のさらに他の実施形態のいくつかを説明する。

【0064】(第2実施形態)図12はこの発明の参考例に係る半導体装置の平面図であり、図13はこの発明の第2実施形態に係る半導体装置の平面図である。

【0065】図13に示すように、第2実施形態に係る 半導体装置は、図12に示す参考例のCuパターン2に 対して、島状部2ILをさらに設けた例である。本例の 島状部2ILは、パッドエリア12の外側、即ち周辺エ リア13に設けられている。

【0066】なお、第2実施形態は、第1実施形態で示したオプションパッド部2BP'を持たない例を示している。

【0067】(第3実施形態)図14は、この発明の第3実施形態に係る半導体装置の平面図である。

【0068】図14に示すように、第3実施形態に係る 半導体装置は、図12に示す参考例のCuパターン2に 対して、拡張部2WRWをさらに設けた例である。本例 の拡張部2WRWは、パッドエリア12の外側、即ち周 辺エリア13に設けられている。

【0069】(第4実施形態)図15は、この発明の第 4実施形態に係る半導体装置の平面図である。

【0070】図15に示すように、第4実施形態に係る

半導体装置は、図12に示す参考例のCuパターン2に対して、島状部2IL、拡張部2WRWをそれぞれさらに設けた例である。本例の島状部2IL、拡張部2WRWはそれぞれ、パッドエリア12の外側、即ち周辺エリア13に設けられている。

【0071】(第5実施形態)図16は、この発明の第 5実施形態に係る半導体装置の平面図。

【0072】図16に示すように、第5実施形態に係る 半導体装置は、図12に示す参考例のCuパターン2に 対して、拡張部2WRWを設けた例であり、かつ拡張部 2WRWを、パッドエリア12、周辺エリア13のそれ ぞれに設けたものである。特に本例では、パッドエリア 12、周辺エリア13のほぼ全てに対して、拡張部2W RWが設けられている。

【0073】(第6実施形態)図17はこの発明に係る 半導体装置の平面図、図18はこの発明の第6実施形態 に係る半導体装置の平面図である。なお、図17、図1 8はそれぞれ、特にテープ1側からではなく、チップ6 側から見た平面図である。

【0074】図17に示すように、第1~第5実施形態 に係る半導体装置を、チップ6側から見ると、封止樹脂 10がテープ1の開孔部8の周囲にのみ存在する。

【0075】第6実施形態では、図18に示すように、 封止樹脂10をチップ6の周囲全体に存在させるように した。封止樹脂10をチップ6の周囲全体に存在させる ことで、チップ6とテープ1との密着性を、さらに安定 させることができる。

【0076】以上、この発明を第1~第6実施形態により説明したが、この発明はこれら実施形態に限られるものではなく、その要旨を逸脱しない範囲で、様々に変形することが可能である。

【0077】例えば導電性パターン2の例として、銅(Cu)を例示したが、これは銅合金、あるいはその他の導電物に変更することもできる。また、銅合金、あるいはその他の導電物に変更した場合には、その硬度は、少なくとも170HV以上あることが望ましい。

【0078】また、半導体チップのバッド配置として、チップの周辺と、チップのセンターとにバッドを配置したものを例示したが、バッド配置は、例えばチップの周辺のみ、あるいはチップのセンターのみに変更することもできる。

【0079】また、半導体チップ内に形成される半導体製品としては、SRAM、FLASH-EEPROM、DRAM、混載DRAM、CPUなど、小型のパッケージが要求される製品が、特に好ましい。

【0080】また、上記第1〜第6実施形態はそれぞれ、単独で実施することが可能であるが、これら実施形態を様々に組み合わせて実施することも可能である。 【0081】

【発明の効果】以上説明したように、この発明によれ

ば、絶縁性基材とチップとの密着力の差を小さくし、安 定した密着性を有する半導体装置を提供できる。

【0082】また、気泡の発生を抑制し、導電性パターンの腐食に対して、高い信頼性を有する半導体装置を提供できる。

【図面の簡単な説明】

【図1】図1Aはこの発明の第1実施形態に係る半導体装置の平面図、図1Bは図1A中の1B-1B線に沿う断面図、図1Cは装置完成後を示す断面図。

【図2】図2A、図2B、図2Cおよび図2Dはそれぞれこの発明に係る半導体装置の製造方法を示す断面図。

【図3】図3Aはこの発明に係る半導体装置が備えるTABテープの第1基本パターンを示す平面図、図3Bは図3A中の3B-3B線に沿う断面図、図3Cは図3A中の3C-3C線に沿う断面図。

【図4】図4A、図4Bおよび図4Cはそれぞれ熱圧着工程を示す断面図。

【図5】図5A、図5B、図5C、図5Dはそれぞれ島 状部の基本的なパターンを示す平面図。

【図6】図6 Aはこの発明に係る半導体装置が備えるTABテープの第2基本パターンを示す平面図、図6 Bは図6 A中の6 B - 6 B線に沿う断面図、図6 Cは図6 A中の6 C - 6 C線に沿う断面図。

【図7】図7A、図7Bおよび図7Cはそれぞれ熱圧着工程を示す断面図。

【図8】図8A、図8B、図8C、図8Dはそれぞれ拡張の基本的なパターンを示す平面図。

【図9】図9Aはこの発明に係る半導体装置が備えるTABテープの第3基本パターンを示す平面図、図9Bは図9A中の9B-9B線に沿う断面図。

【図10】図10Aおよび図10Bはそれぞれ印刷工程を示す平面図。

【図11】図11Aおよび図11Bはそれぞれボンディング部の基本的なパターンを示す平面図。

【図12】図12はこの発明の参考例に係る半導体装置 の平面図。

【図13】図13はこの発明の第2実施形態に係る半導体装置の平面図。

【図14】図14はこの発明の第3実施形態に係る半導体装置の平面図。

【図15】図15はこの発明の第4実施形態に係る半導体装置の平面図。

【図16】図16はこの発明の第5実施形態に係る半導体装置の平面図。

【図17】図17はこの発明に係る半導体装置の平面 図.

【図18】図18はこの発明の第6実施形態に係る半導体装置の平面図。

【図19】図19Aは従来のTABテープの平面図、図 19Bは図19A中の19B-19B線に沿う断面図、 図19Cは図19A中の19C-19C線に沿う断面 図.

【図20】図20A、図20Bおよび図20Cはそれぞれ熱圧着工程を示す断面図。

【図21】 図21Aは従来のTABテープの平面図、 図21Bは図21A中の21B-21B線に沿う断面 図。

【符号の説明】

1…ポリイミドテープ(絶縁性基材)、

2…Cuパターン(導電性パターン)、

2WB…ワイヤボンディング部、

2BP…ボールパッド部、

2BP'…オプションパッド部、

2WR…配線部、

2 I L…島状部、

2WRW···拡張部、

3…ソルダーレジスト層(絶縁層)、

4…接着剤層、

5…保護テープ、

6…半導体チップ、

7…パッド、

8…開孔部、

9…ボンディングワイヤ、

10…封止樹脂、

11…ハンダバンプ(外部電極)、

11'…オプションボール、

12…パッドエリア、

13…周辺エリア、

20…凹部、

21…凸部、

22…下側金型、

23…上側金型、

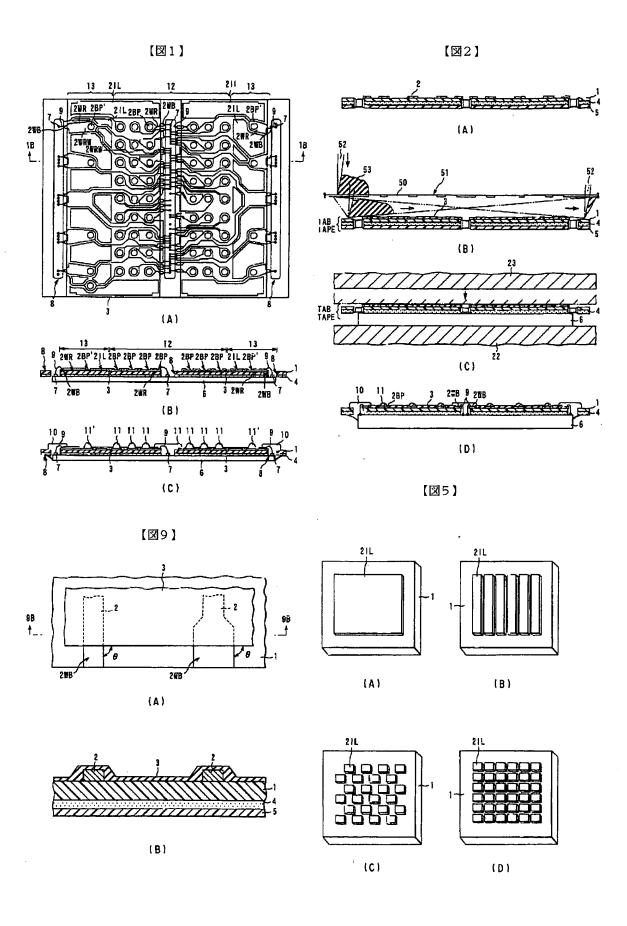
24…気泡、

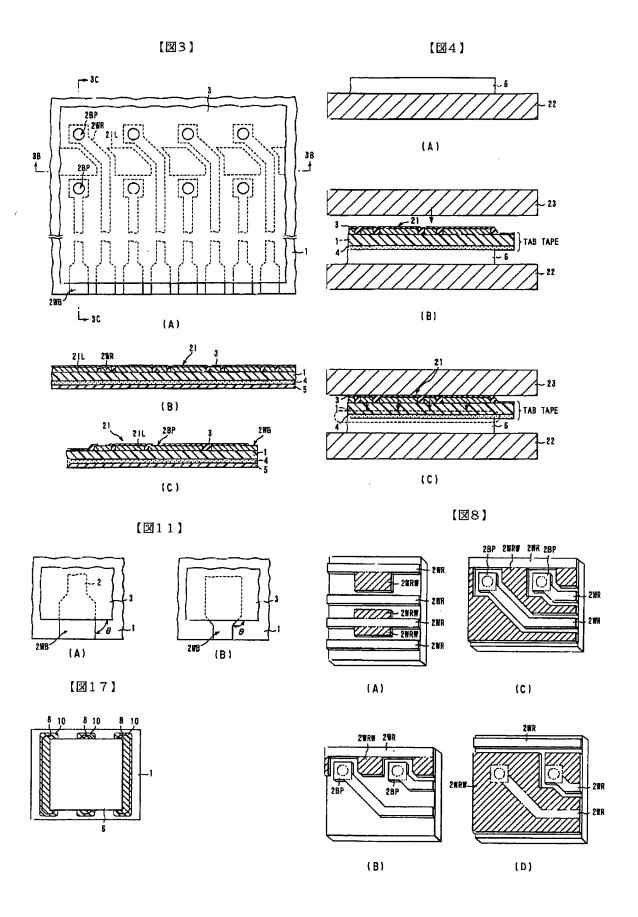
50…窓、

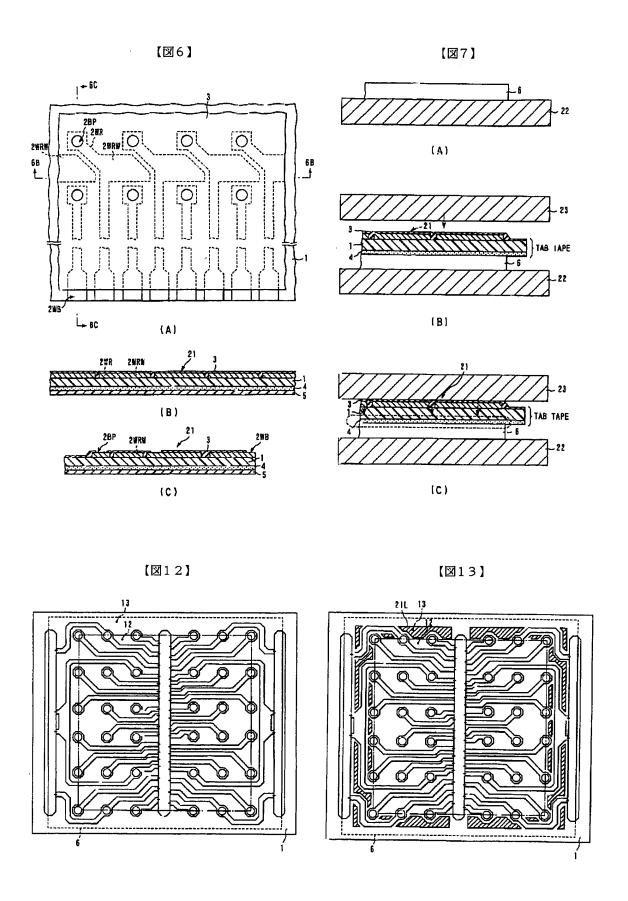
51…スクリーン、

52…スキージ、

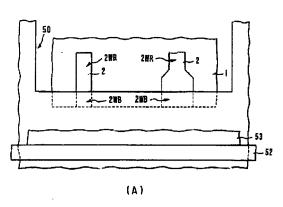
53…ペースト状のソルダーレジスト。

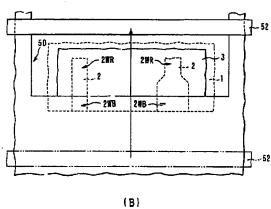




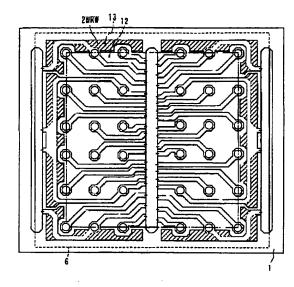


【図10】



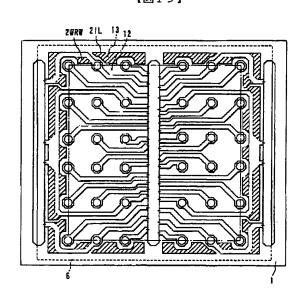


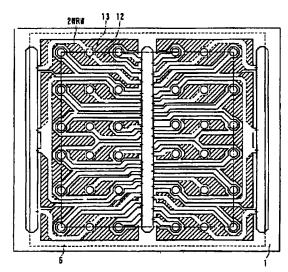
【図14】

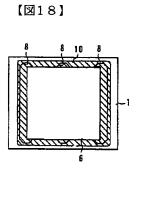


【図16】

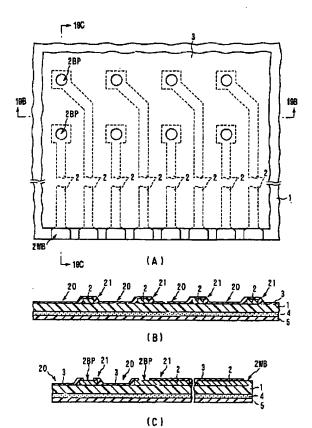




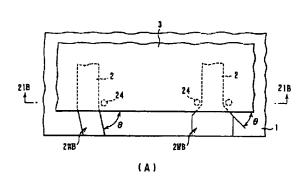


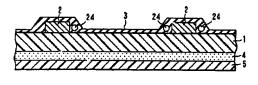




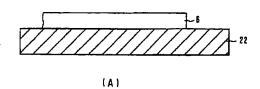


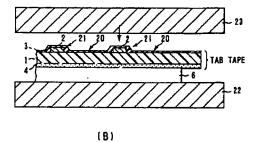
【図21】

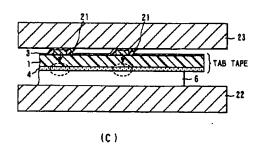




【図20】







フロントページの続き

(72)発明者 住吉 貴充 大分県大分市大字松岡3500番地 株式会社 東芝大分工場内

Fターム(参考) 5F044 MM03 MM11 MM35 MM48